

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-106955

(43)Date of publication of application : 24.04.1998

(51)Int.Cl.

H01L 21/205

(21)Application number : 08-263324

(71)Applicant : NEC CORP

(22)Date of filing : 03.10.1996

(72)Inventor : MURAMATSU SATOSHI

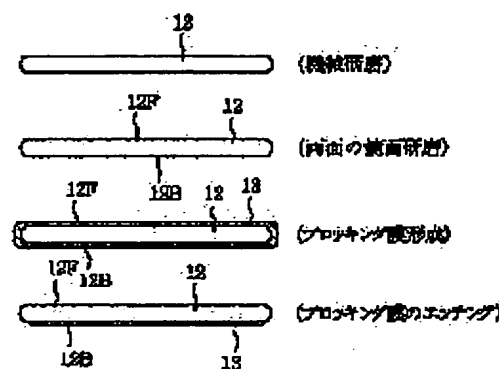
(54) METHOD AND DEVICE OF MANUFACTURING SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To enable a blocking film to be left only on the rear of a silicon substrate without using a surface mirror polishing process by a method in which a blocking film is formed on the mirror-polished front and rear of a silicon substrate which are mechanically polished, and the blocking film formed on the front of the substrate is removed by a chemical solution.

SOLUTION: Irregularities are eliminated from a silicon substrate 12, a mechanical polishing process is carried out, a damage layer induced on a surface layer is removed by etching, and the front 12F and rear 12B of the substrate 12 are turned to mirror surfaces through a chemical mechanical polishing method.

Thereafter, a blocking film 13 such as a silicon oxide film or the like is formed on all the surface of the substrate 12 including the front 12F and the rear 12B. Then, the silicon substrate 12 covered with the blocking film 13 is placed on a support pad making its rear face downward, and the blocking film 13 is removed with a chemical solution such as hydrofluoric acid. At this point, the rear of the substrate 12 is sealed up in the support pad by an O ring, so that the blocking film 13 is prevented from being removed from the rear of the substrate 12.



LEGAL STATUS

[Date of request for examination] 03.10.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3055471

[Date of registration] 14.04.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The process which starts a silicon substrate in the shape of a wafer from a silicon single crystal ingot, The process which performs beveling processing of the corner of said silicon substrate, and the process which performs mechanical polishing to the silicon substrate which performed said beveling processing, The process which performs mirror polishing to both the principal planes of a silicon substrate that performed said mechanical polishing, The process which forms the blocking film for auto dope prevention on both the principal planes that gave said mirror polishing, The process which removes said blocking film on the principal plane of the side which forms a component among said both principal planes with a drug solution or its steam, The manufacture approach of the semi-conductor substrate characterized by having the process which forms an epitaxial silicon layer on the principal plane of the side which forms said component exposed by removal of said blocking film.

[Claim 2] The manufacture approach of the semi-conductor substrate according to claim 1 characterized by removing said blocking film on the principal plane of the side which forms said component where it **** (ed) the O ring on susceptor in contact with the circumference of a near principal plane and the principal plane of the opposite side which forms said component and said silicon substrate is adsorbed by the vacuum-chuck method at said susceptor.

[Claim 3] Said blocking film is the manufacture approach of the semi-conductor substrate according to claim 1 which is silicon oxide and is characterized by removing this film with the liquid of fluoric acid, or the steam of fluoric acid.

[Claim 4] The process which starts a silicon substrate in the shape of a wafer from a silicon single crystal ingot, The process which performs beveling processing of the corner of said silicon substrate, and the process which performs mechanical polishing to the silicon substrate which performed said beveling processing, The process which performs mirror polishing to both the principal planes of a silicon substrate that performed said mechanical polishing, The process which forms the blocking film for auto dope prevention only on the principal plane of the opposite side the side which forms a component among both the principal planes that gave said mirror polishing, Then, the manufacture approach of the semi-conductor substrate characterized by having the process which forms an epitaxial silicon layer on the principal plane of the side which forms a component.

[Claim 5] The manufacture approach of the semi-conductor substrate according to claim 4 characterized by forming said blocking film on the principal plane of said opposite side by exposing the principal plane of the side which forms the component of said silicon substrate to an inert gas ambient atmosphere, exposing the principal plane of the opposite side to the gas for blocking film growth the side which forms the component of said silicon substrate, and heating said silicon substrate.

[Claim 6] A reaction chamber and the susceptor for wafer support which has opening of a slightly small diameter and separates said reaction chamber into an up room and a lower room from the silicon substrate to process, The 1st gas installation tubing which introduces inert gas into said up room, and the 2nd gas installation tubing which introduces growth gas into said lower room, The 1st gas delivery tube which derives said inert gas from said up room, and the 2nd gas delivery tube which derives said growth gas from said lower room, The manufacturing installation of the semi-conductor substrate characterized by making it possible to form the film by said growth gas in the principal plane part of said silicon substrate exposed to said lower room side from said opening by providing a heating means, and ****(ing) said silicon substrate so that said opening may be closed.

[Claim 7] The gas formed by said growth gas is the manufacturing installation of the semi-conductor substrate according to claim 6 characterized by being silicon oxide or a silicon nitride.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the manufacture approach for manufacturing efficiently the silicon substrate into which an epitaxial layer is grown up with respect to the manufacture approach of a semi-conductor substrate, and its manufacturing installation, and its manufacturing installation.

[0002]

[Description of the Prior Art] An example of the manufacture approach of the conventional technique of a silicon substrate into which an epitaxial layer is grown up is explained with reference to drawing 5 (A) thru/or (G).

[0003] The process which cuts the silicon single crystal ingot 11 and performs rounding-off processing (A), The slice processing process which starts the wafer-like silicon substrate 12 from the silicon single crystal ingot 11 which performed this cutting and rounding-off processing (B), The beveling processing (beveling) process for dropping the angle of the periphery of this silicon substrate 12 (C), The mechanical-polishing (wrapping) process for losing the irregularity of the silicon substrate 12 to which beveling processing was performed, raising parallelism, and making a surface blemish into smallness (D), The blocking film formation process which forms the blocking film 13 for preventing autodoping on the whole surface of a silicon substrate after carrying out etching removal of the damage layer formed in the surface layer of a silicon substrate 12 at the time of mechanical polishing (E), Then, the mirror-polishing (mirror polish) process for making the front face of a silicon substrate 12 into the shape of a mirror plane by grinding chemically and mechanically the blemish of the front face which cannot be lost in mechanical polish (chemical mechanical polish: the CMP method) (F), It has the process (G) which forms the epitaxial silicon layer 14 in the front face of this ground silicon substrate 12, and the semi-conductor substrate (wafer) 15 which grew up the epitaxial silicon layer 14 on the silicon substrate 12 is manufactured.

[0004] Usually, a silicon substrate 12 is constituted in many cases so that an impurity may be doped to high concentration and it may have the conductivity type of either P type or N type. And in order to make epitaxial growth a silicon substrate, it will be necessary to make 1000-1200 degrees C heat this silicon substrate 12. If the blocking film 13 is not formed when the silicon substrate doped by high concentration is made to heat, impurities, such as boron doped to this silicon substrate 12, Lynn and antimony, and an arsenic, will jump out of a silicon substrate 12, it will enter into the epitaxial growth phase 14, the so-called autodoping phenomenon will arise, and an electrical property will be changed.

[0005] Therefore, the process which forms the blocking film 13, such as silicon oxide (SiO₂) and a silicon nitride (Si₃ N₄), using a CVD method, the oxidizing [thermally] method, heat nitriding, etc. is an indispensable production process at the production process of an epitaxial silicon substrate.

[0006] And the near (side which grows the epitaxial layer 14 which forms a component) field in which the blocking film 13 forms the semiconductor device of a silicon substrate in the conventional technique shown in drawing 5 (It is hereafter called a front face) It was formed all over 12F and field (it being hereafter called rear face) 12B of the opposite side being included (drawing 5 (E)), the blocking film 13 on surface 12F was removed at the mirror-polishing process by mechanical chemical polish, and surface 12F were exposed (drawing 5 (F)).

[0007]

[Problem(s) to be Solved by the Invention] However, at the process which removes the blocking film by mirror polishing in this way, since a blemish may newly go into a front face in case the blocking film is removed, in order to also remove this blemish and to consider as a mirror plane, mirror polishing of long

time amount is needed.

[0008] Moreover, since the blocking film of an important rear face will also be removed at the process of drawing 5 (E), the technique of giving mirror polishing by mirror polishing to both sides for raising parallelism more or routing counter reduction is inapplicable to the approach of drawing 5.

[0009] Furthermore, when double-sided mirror polishing is performed before formation of the blocking film in drawing 5, since double-sided mirror polishing and chemical mechanical polish of two processes of mirror polishing which removes the blocking film are needed, productivity does not improve.

[0010] Therefore, the purpose of this invention is offering the manufacture approach of the semi-conductor substrate which solved the above-mentioned trouble, and its manufacturing installation by changing only a rear-face top into the condition of making the blocking film existing, among the front face of a silicon substrate, and a rear face, without using front surface mirror side polish.

[0011]

[Means for Solving the Problem] The process at which the description of this invention starts a silicon substrate in the shape of a wafer from a silicon single crystal ingot, The process which performs beveling processing of the corner of said silicon substrate, and the process which performs mechanical polishing to the silicon substrate which performed said beveling processing, The process which performs mirror polishing at the front face and rear face of a silicon substrate which performed said mechanical polishing, The process which forms the blocking film for auto dope prevention on the front face which gave said mirror polishing, and a rear face, It is in the manufacture approach of a semi-conductor substrate of having the process which removes said blocking film only on a front face with a drug solution or its steam, and the process which forms an epitaxial silicon layer on said front face which was exposed with removal of said blocking film among said front face and a rear face. Here, an O ring is ****(ed) on susceptor in contact with the circumference of said rear face, and where said silicon substrate is adsorbed by the vacuum-chuck method at said susceptor, said blocking film on said front face can be removed. Moreover, said blocking film is silicon oxide and it is desirable to remove this film with the liquid of fluoric acid or the steam of fluoric acid.

[0012] The process at which other descriptions of this invention start a silicon substrate in the shape of a wafer from a silicon single crystal ingot, The process which performs beveling processing of the corner of said silicon substrate, and the process which performs mechanical polishing to the silicon substrate which performed said beveling processing, The process which performs mirror polishing at the front face and rear face of a silicon substrate which performed said mechanical polishing, the front face which gave said mirror polishing, and a rear face -- it is in the manufacture approach of a semi-conductor substrate of having the process which forms the blocking film for auto dope prevention only on a rear face inside, and the process which forms an epitaxial silicon layer on a front face after that. Here, said front face can be exposed to an inert gas ambient atmosphere, said rear face can be exposed to the gas for blocking film growth, and said blocking film can be formed on said rear face by heating said silicon substrate.

[0013] The susceptor for wafer support which another description of this invention has opening of a reaction chamber and a diameter slightly smaller than the silicon substrate to process, and divides said reaction chamber into an up room and a lower room, The 1st gas installation tubing which introduces inert gas into said up room, and the 2nd gas installation tubing which introduces growth gas into said lower room, The 1st gas delivery tube which derives said inert gas from said up room, and the 2nd gas delivery tube which derives said growth gas from said lower room, A heating means is provided and it is in the manufacturing installation of the semi-conductor substrate which made it possible to form the film by said growth gas on the front face of said silicon substrate exposed to said lower room side from said opening by ****(ing) said silicon substrate so that said opening may be closed. Here, as for the film by said growth gas, it is desirable that they are silicon oxide or a silicon nitride.

[0014]

[Embodiment of the Invention] With reference to a drawing, this invention is explained below.

[0015] Drawing 1 is a sectional view showing the manufacture approach of the semi-conductor substrate of the gestalt operation of the 1st of this invention which contains a perspective view in part.

[0016] The process which cuts the silicon single crystal ingot 11 and performs rounding-off processing (A), The slice processing process (B) and (C) which start the wafer-like silicon substrate 12 from the silicon single crystal ingot 11 which performed this cutting and rounding-off processing, The beveling processing process for dropping the angle of the periphery of this silicon substrate 12 (D), The mechanical-polishing process for losing the irregularity of the silicon substrate 12 to which beveling processing was performed, and raising parallelism (E), After etching the damage layer generated in the mechanical-polishing process in

the surface layer of a silicon substrate 12 and removing this damage layer, the process (F) which makes a mirror plane both sides of surface 12F and rear-face 12B of this silicon substrate 12 by the chemical mechanical grinding method (double-sided MIRAPORISSHU) is performed.

[0017] Then, the process (G) which forms the blocking film 13 of silicon oxide or a silicon nitride with the oxidizing [thermally] method, heat nitriding, a CVD method, etc. surface 12F [of a silicon substrate] of 12 and all over being and rear-face 12B being included is performed. Since the front-face side of a silicon substrate 12 is already in the mirror plane condition by mechanical chemical polish at this time, the contact part with the support fixture of a silicon substrate must be the rear-face side of a silicon substrate, or a circumference part. Moreover, the blocking film 13 needs to be formed in the rear-face side of the Si substrate 12 at least in order to control the autodoping phenomenon from a rear face.

[0018] Next, the rear-face side of the silicon substrate 12 covered by the blocking film 13 is put on susceptor. The O ring etc. possesses this susceptor and it is sealed by the vacuum-chuck method. Then, the blocking film 13 is removed using drug solutions, such as a hydrofluoric acid. At this time, there are an approach of removing by spraying the steam of a drug solution as an approach of removing the blocking film, the approach of removing by dipping in the drug solution itself, etc. In the case of this removal, the rear-face side of a silicon substrate 12 is sealed by susceptor with the O ring, and the blocking film 13 by the side of a rear face is not removed by the drug solution for removal of the blocking film 13 (H).

[0019] Next, it has the process (H) which forms the epitaxial silicon layer 14 in the front face of the silicon substrate 12 exposed by removing the blocking film 13, and the semi-conductor substrate (wafer) 15 which grew up the epitaxial silicon layer 14 on the silicon substrate 12 is obtained.

[0020] Drawing 2 is the schematic diagram of the manufacturing installation in the process of drawing 1 (H). O ring 23 contacts the periphery of rear-face 12B of a silicon substrate 12, it **** on the susceptor 21 which has the pipe 22 connected to the vacuum system, and the silicon substrate 12 is sticking to susceptor 21 through O ring 23 by decompressing space 27 through a pipe 22. The gas installation tubing 25 and the gas exhaust pipe 26 are formed in the chamber 24, etching removal of the blocking film 13 on surface 12F of a silicon substrate 12 is carried out, and surface 12F are exposed to introducing etching gas, such as a hydrofluoric acid, from the gas installation tubing 25, and making the inside of a chamber into the ambient atmosphere. In this case, since the blocking film 13 on rear-face 12B faces the space 27 of a reduced pressure condition and is not exposed to etching gas, it remains as it is.

[0021] Drawing 3 is a sectional view showing the manufacture approach of the semi-conductor substrate of the gestalt operation of the 2nd of this invention which contains a perspective view in part.

[0022] The explanation which overlaps since the process of (F) is the same as the process of (F) respectively from (A) of drawing 1 is omitted from (A) of drawing 3.

[0023] With the gestalt of this 2nd operation, the blocking film 13 is formed only on rear-face 12B in the process of drawing 3 (G) among surface 12F and rear-face 12B of a silicon substrate 12.

[0024] Next, in the process of drawing 3 (H), an epitaxial layer 14 is grown up on surface 12F of the silicon substrate 12 with which rear-face 12B was covered by the blocking film 13, and the epitaxial silicon substrate (wafer) 15 to which mirror polishing of both sides was carried out is obtained.

[0025] Drawing 4 is drawing showing the gestalt of operation of the membrane formation equipment which forms the blocking film 13 of drawing 3 only in rear-face 12B of a silicon substrate 12.

[0026] The susceptor 33 for wafer support from which this equipment has the opening 32 of a reaction chamber 31 and a diameter slightly smaller than the silicon substrate 12 to which it processes, and separates a reaction chamber 31 into the up room 35 and the lower room 36, The 1st gas installation tubing 37 which introduces inert gas into the up room 35, and the 2nd gas installation tubing 38 which introduces the growth gas for growing up silicon oxide and a silicon nitride into the lower room 36, It has the 1st gas delivery tube 39 which derives inert gas from the up room 35, the 2nd gas delivery tube 40 which derives growth gas from the lower room 36, and the heater 41 as a heating means.

[0027] The blocking film by growth gas is formed in the principal plane part of rear-face 12B of the silicon substrate 12 exposed to the lower room 31 side from opening 32 by ****(ing) a silicon substrate 12 so that opening 32 may be closed in the part of the surrounding susceptor 33 for wafer support of opening 32 in support of the periphery of rear-face 12B of a silicon substrate 12.

[0028] It becomes possible for the growth equipment of this drawing 4 to support a silicon substrate 12 only by the periphery of the rear face of a wafer, for there to be no contact parts, such as a support fixture, in the front-face side of a silicon substrate 12, since it is characterized by forming membranes only to the rear-face side of this silicon substrate 12, therefore to prevent adhesion of a blemish, dust, etc. to the front-face side of a silicon substrate 12. That is, drawing 4 is a manufacturing installation for both sides to manufacture

efficiently the epitaxial substrate by which mirror polishing was carried out.

[0029] Here, the susceptor 33 for wafer support is the semantics which prevents adhesion of the metal impurity to a silicon substrate 12 etc., and it is desirable that they are a product made from a quartz or a product made from silicon carbide. Moreover, as for the heater 41 for heating, it is desirable to use a lamp heating method and a resistance heating method, and it is desirable to heat by which approach of the approach of installing in the upper part of a manufacturing installation and heating from the front-face side of a silicon substrate 12, the approach of installing in the manufacturing installation lower part and heating from the rear-face side of a silicon substrate 12, and the approach of installing in both the upper part of a manufacturing installation and the lower part, and heating from both sides of a silicon substrate 12. By which this approach, a sink and the blocking film are formed for the growth gas for blocking film formation from the gas installation tubing 38 in the condition of having been heated. In this case, from the gas installation tubing 37, the pressure of a sink and the manufacturing installation upper part makes inert gas, such as nitrogen and an argon, higher than the pressure by the side of the manufacturing installation lower part. Thereby, growth gas can go into the up room 35 of a manufacturing installation from the clearance between a susceptor 33 and a silicon substrate 12 at the time of blocking film growth, and it can prevent forming the blocking film in surface 12F of a silicon substrate 12.

[0030]

[Effect of the Invention] As explained above, since this invention is the approach both sides form the blocking film in both sides of the silicon substrate by which mirror polishing was carried out, and carry out etching removal of the blocking film only by the side of a front face, or the approach both sides form the blocking film only in the rear-face side of the silicon substrate by which mirror polishing was carried out, it does not need to remove the surface blocking film by polish. Therefore, it becomes possible to carry out easy manufacture of the epitaxial substrate (wafer) in which the silicon epitaxial layer was formed on the silicon substrate, by the production process shortened and simplified.

[Translation done.]

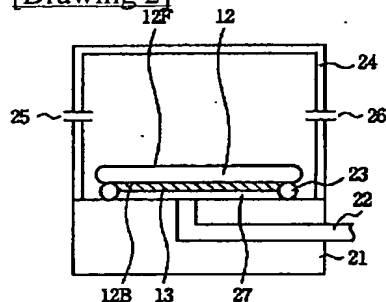
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

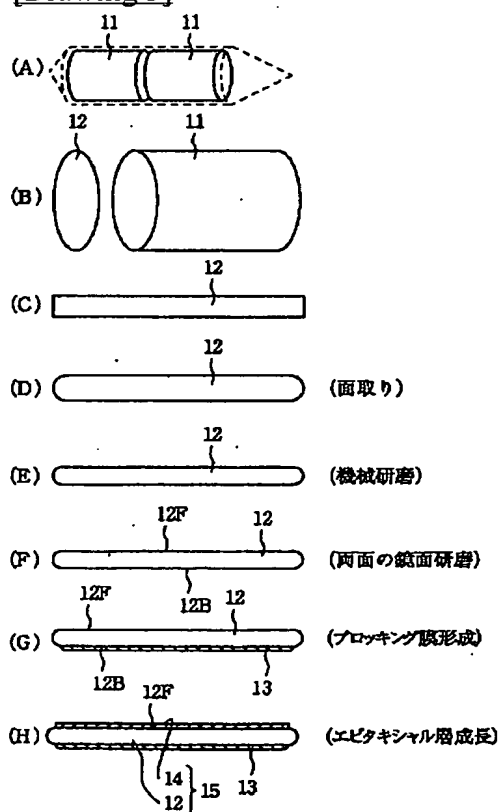
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

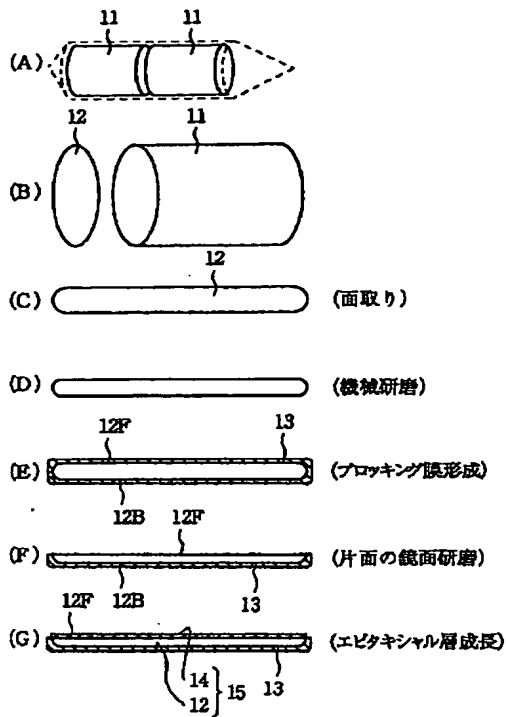
[Drawing 2]



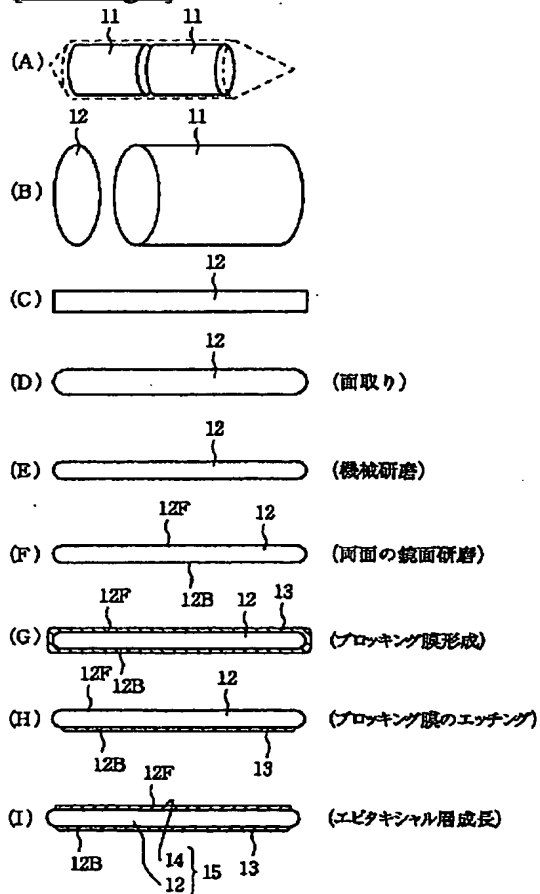
[Drawing 3]



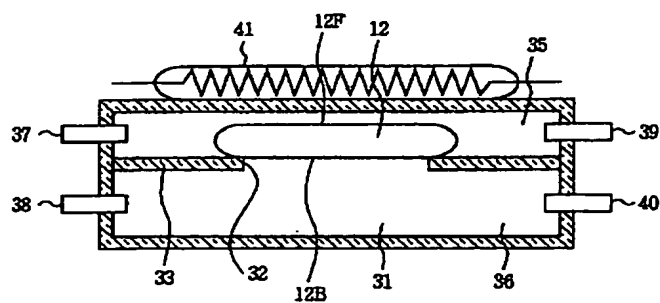
[Drawing 5]



[Drawing 1]



[Drawing 4]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-106955

(43) 公開日 平成10年(1998) 4月24日

(51) Int.Cl.⁶
H 0 1 L 21/205

識別記号

F I
H 0 1 L 21/205

審査請求 有 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平8-263324
(22) 出願日 平成8年(1996)10月3日

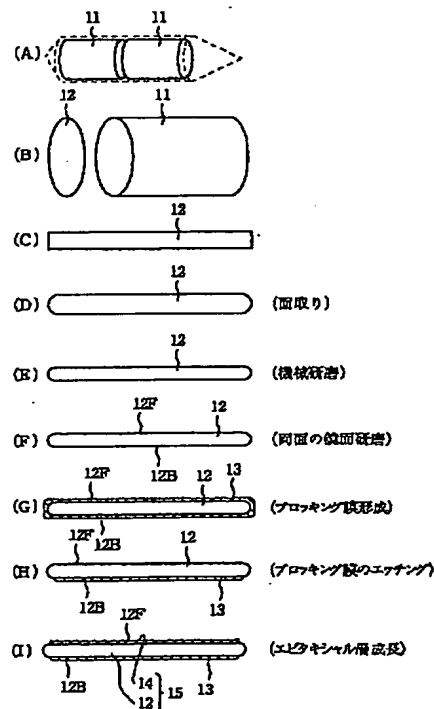
(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72) 発明者 村松 諭
東京都港区芝五丁目7番1号 日本電気株式会社内
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体基板の製造方法及びその製造装置

(57) 【要約】

【課題】 高濃度にドーピングされたシリコン基板の両面を鏡面加工し、そのシリコン基板に対して、裏面にオートドーピング防止の為にブロック膜を形成した状態で表面にエピタキシャル成長を行う有効な半導体基板の製造方法およびその製造装置を提供する。

【解決手段】 シリコン基板12の両面12F、12Bを鏡面研磨し、オートドーピング防止用のブロック膜13を形成した状態、表面12Fのブロック膜13をエッチング除去し、これにより露出した表面12F上にエピタキシャルシリコン層14を成長する。



【特許請求の範囲】

【請求項1】 シリコン単結晶インゴットからシリコン基板をウェーハ状に切り出す工程と、
前記シリコン基板の角部の面取り加工を行う工程と、
前記面取り加工を施したシリコン基板に機械研磨を行う工程と、
前記機械研磨を施したシリコン基板の両主面に鏡面研磨を行う工程と、
前記鏡面研磨を施した両主面上にオートドープ防止用のブロッキング膜を形成する工程と、
前記両主面のうち素子を形成する側の主面上の前記ブロッキング膜を薬液もしくはその蒸気により除去する工程と、
前記ブロッキング膜の除去により露出した前記素子を形成する側の主面上にエピタキシャルシリコン層を形成する工程とを有することを特徴とする半導体基板の製造方法。

【請求項2】 前記素子を形成する側の主面と反対側の主面の周辺にOリングを当接して支持台上に載置し、真空チャック法により前記シリコン基板を前記支持台に吸着した状態で前記素子を形成する側の主面上の前記ブロッキング膜を除去することを特徴とする請求項1記載の半導体基板の製造方法。

【請求項3】 前記ブロッキング膜はシリコン酸化膜であり、フッ酸の液もしくはフッ酸の蒸気によりこの膜を除去することを特徴とする請求項1記載の半導体基板の製造方法。

【請求項4】 シリコン単結晶インゴットからシリコン基板をウェーハ状に切り出す工程と、
前記シリコン基板の角部の面取り加工を行う工程と、
前記面取り加工を施したシリコン基板に機械研磨を行う工程と、
前記機械研磨を施したシリコン基板の両主面に鏡面研磨を行う工程と、
前記鏡面研磨を施した両主面のうち素子を形成する側と反対側の主面上のみにオートドープ防止用のブロッキング膜を形成する工程と、
その後、素子を形成する側の主面上にエピタキシャルシリコン層を形成する工程とを有することを特徴とする半導体基板の製造方法。

【請求項5】 前記シリコン基板の素子を形成する側の主面を不活性ガス雰囲気中に曝し、前記シリコン基板の素子を形成する側と反対側の主面をブロッキング膜成長用のガスに曝し、前記シリコン基板を加熱することにより前記ブロッキング膜を前記反対側の主面上に形成することを特徴とする請求項4記載の半導体基板の製造方法。

【請求項6】 反応室と、処理するシリコン基板よりわずかに小さい直径の開口を有し前記反応室を上部室と下部室に分離するウェーハ支持用サセプタと、前記上部室に不活性ガスを導入する第1のガス導入管と、前記下部

室に成長ガスを導入する第2のガス導入管と、前記上部室から前記不活性ガスを導出する第1のガス導出管と、前記下部室から前記成長ガスを導出する第2のガス導出管と、加熱手段とを具備し、前記シリコン基板を前記開口が閉鎖されるように載置することにより前記開口から前記下部室側に露出した前記シリコン基板の主面部分に前記成長ガスによる膜を形成することを可能としたことを特徴とする半導体基板の製造装置。

【請求項7】 前記成長ガスにより形成されるガスはシリコン酸化膜もしくはシリコン窒化膜であることを特徴とする請求項6記載の半導体基板の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体基板の製造方法及びその製造装置に係わり、特にエピタキシャル層を成長させるシリコン基板を効率良く製造する為の製造方法およびその製造装置に関するものである。

【0002】

【従来の技術】エピタキシャル層を成長させるシリコン基板の従来技術の製造方法の一例を図5(A)乃至(G)を参照して説明する。

【0003】シリコン単結晶インゴット11を切断し、丸め加工を行う工程(A)と、この切断、丸め加工を行ったシリコン単結晶インゴット11からウェーハ状のシリコン基板12を切り出すスライス加工工程(B)と、このシリコン基板12の周辺部の角を落とすための面取り加工(ベベリング)工程(C)と、面取り加工が行われたシリコン基板12の凹凸を無くし、平行度を高め、表面の傷を小にする為の機械研磨(ラッピング)工程(D)と、機械研磨時にシリコン基板12の表面層に形成されたダメージ層をエッチング除去した後、オートドープ防止するためのブロッキング膜13をシリコン基板の全面上に形成するブロッキング膜形成工程(E)と、その後、機械的研磨では無くせない表面の傷を化学的かつ機械的に研磨(化学的機械的研磨: CMP法)をすることでシリコン基板12の表面を鏡面状にするための鏡面研磨(ミラーポリッシュ)工程(F)と、この研磨されたシリコン基板12の表面にエピタキシャルシリコン層14を形成する工程(G)とを有して、シリコン基板12上にエピタキシャルシリコン層14を成長させた半導体基板(ウエハ)15を製造している。

【0004】通常、シリコン基板12は不純物を高濃度にドーピングしてP型、あるいはN型のいずれかの導電型を備えるように構成されることが多い。そして、シリコン基板にエピタキシャル成長をさせるために、このシリコン基板12を1000~1200℃に加熱させる必要が生じる。高濃度にドーピングされたシリコン基板を加熱させた場合に、ブロッキング膜13が形成されていないと、このシリコン基板12にドーピングしてあるボロンやリン、アンチモン、ヒ素等の不純物がシリコン基板12から飛

び出し、エピタキシャル成長層14に入りこみ、いわゆるオートドーピング現象が生じ、電気特性を変化させてしまう。

【0005】その為、エピタキシャルシリコン基板の製造工程にはシリコン酸化膜(SiO_2)やシリコン窒化膜(Si_3N_4)等のブロッキング膜13をCVD法や熱酸化法、熱窒化法等を用いて形成する工程は必要不可欠な製造工程となっている。

【0006】そして図5に示す従来技術において、ブロッキング膜13はシリコン基板の半導体素子を形成する側(素子を形成するエピタキシャル層14を成長する側)の面(以下、表面、と称す)12Fおよびその反対側の面(以下、裏面、と称す)12Bを含む全面に形成され(図5(E))、表面12F上のブロッキング膜13を機械的・化学的研磨による鏡面研磨工程で除去し、表面12Fを露出していた(図5(F))。

【0007】

【発明が解決しようとする課題】しかしながらこのように鏡面研磨でブロッキング膜を除去する工程では、ブロッキング膜を除去する際に表面にあらたに傷が入る可能性があるから、この傷も除去して鏡面とするために長い時間の鏡面研磨を必要とする。

【0008】また平行度をより高めることや工程数削減のために両面に鏡面研磨による鏡面研磨を施す技術は、図5(E)の工程で肝心の裏面のブロッキング膜も除去されてしまうから図5の方法には適用できない。

【0009】さらに、図5においてブロッキング膜の形成前に両面の鏡面研磨を行った場合、両面の鏡面研磨と、ブロッキング膜を除去する鏡面研磨の2工程の化学的・機械的研磨が必要となるから生産性が向上しない。

【0010】したがって本発明の目的は、表面・鏡面研磨を用いることなくシリコン基板の表面および裏面のうち裏面上のみブロッキング膜を存在させる状態にすることにより、上記問題点を解決した半導体基板の製造方法及びその製造装置を提供することである。

【0011】

【課題を解決するための手段】本発明の特徴は、シリコン単結晶インゴットからシリコン基板をウェーハ状に切り出す工程と、前記シリコン基板の角部の面取り加工を行う工程と、前記面取り加工を施したシリコン基板に機械研磨を行う工程と、前記機械研磨を施したシリコン基板の表面および裏面に鏡面研磨を行う工程と、前記鏡面研磨を施した表面および裏面上にオートドーブ防止用のブロッキング膜を形成する工程と、前記表面および裏面のうち表面上のみの前記ブロッキング膜を薬液もしくはその蒸気により除去する工程と、前記ブロッキング膜の除去により露出した前記表面上にエピタキシャルシリコン層を形成する工程とを有する半導体基板の製造方法にある。ここで、前記裏面の周辺にOリングを当接して支持台上に載置し、真空チャック法により前記シリコン基

板を前記支持台に吸着した状態で前記表面上の前記ブロッキング膜を除去することができる。また、前記ブロッキング膜はシリコン酸化膜であり、フッ酸の液もしくはフッ酸の蒸気によりこの膜を除去することが好ましい。

【0012】本発明の他の特徴は、シリコン単結晶インゴットからシリコン基板をウェーハ状に切り出す工程と、前記シリコン基板の角部の面取り加工を行う工程と、前記面取り加工を施したシリコン基板に機械研磨を行う工程と、前記機械研磨を施したシリコン基板の表面および裏面に鏡面研磨を行う工程と、前記鏡面研磨を施した表面および裏面うち裏面上のみにオートドーブ防止用のブロッキング膜を形成する工程と、その後、表面上にエピタキシャルシリコン層を形成する工程とを有する半導体基板の製造方法にある。ここで、前記表面を不活性ガス雰囲気中に晒し、前記裏面をブロッキング膜成長用のガスに晒し、前記シリコン基板を加熱することにより前記ブロッキング膜を前記裏面上に形成することができる。

【0013】本発明の別の特徴は、反応室と、処理するシリコン基板よりわずかに小さい直径の開口を有し前記反応室を上部室と下部室に分離するウェーハ支持用サセプタと、前記上部室に不活性ガスを導入する第1のガス導入管と、前記下部室に成長ガスを導入する第2のガス導入管と、前記上部室から前記不活性ガスを導出する第1のガス導出管と、前記下部室から前記成長ガスを導出する第2のガス導出管と、加熱手段とを具備し、前記シリコン基板を前記開口が閉鎖されるように載置することにより前記開口から前記下部室側に露出した前記シリコン基板の表面上に前記成長ガスによる膜を形成することを可能とした半導体基板の製造装置にある。ここで、前記成長ガスによる膜はシリコン酸化膜もしくはシリコン窒化膜であることが好ましい。

【0014】

【発明の実施の形態】以下図面を参照して本発明を説明する。

【0015】図1は本発明の第1の実施の形態の半導体基板の製造方法を示す一部斜視図を含む断面図である。

【0016】シリコン単結晶インゴット11を切断し、丸め加工を行う工程(A)と、この切断、丸め加工を行ったシリコン単結晶インゴット11からウェーハ状のシリコン基板12を切り出すスライス加工工程(B)、

(C)と、このシリコン基板12の周辺部の角を落とすための面取り加工工程(D)と、面取り加工が行われたシリコン基板12の凹凸を無くし、平行度を高めるための機械研磨工程(E)と、シリコン基板12の表面層に機械研磨工程において発生したダメージ層をエッチングし、このダメージ層を除去した後、化学的・機械的研磨法によりこのシリコン基板12の表面12Fおよび裏面12Bの両面を鏡面にする(両面ミラポリッシュ)工程(F)を行う。

【0017】その後、熱酸化法や、熱窒化法、CVD法等によりシリコン酸化膜やシリコン窒化膜のブロッキング膜13をシリコン基板の12の表面12Fおよび裏面12Bを含む全面に形成する工程(G)を行う。この時、シリコン基板12の表面側は既に機械的研磨により鏡面状態になっているため、シリコン基板の支持治具との接触部分は、シリコン基板の裏面側、若しくは周辺部分でなくてはならない。又ブロッキング膜13は裏面からのオートドーピング現象を抑制するために、少なくともS1基板12の裏面側には形成されている必要

がある。
【0018】次にブロッキング膜13で覆われたシリコン基板12の裏面側を支持台上に乗せる。この支持台は、Oリング等が具備されており、真空チャック法により密閉されている。この後、フッ化水素酸等の薬液を用いて、ブロッキング膜13を除去する。この時、ブロッキング膜を除去する方法としては、薬液の蒸気を吹き付ける事で除去する方法と、薬液そのものに浸す事で除去する方法等がある。この除去の際に、シリコン基板12の裏面側は、Oリングにより支持台に密閉されており、ブロッキング膜13の除去用薬液によって裏面側のブロッキング膜13が除去されることは無い(H)。

【0019】次にブロッキング膜13を除去することにより露出したシリコン基板12の表面にエピタキシャルシリコン層14を形成する工程(H)を有して、シリコン基板12上にエピタキシャルシリコン層14を成長させた半導体基板(ウエハ)15が得られる。

【0020】図2は図1(H)の工程における製造装置の概略図である。シリコン基板12の裏面12Bの周辺部にOリング23が当接し、真空系に接続されたパイプ22を有する支持台21上に載置され、パイプ22を通して空間27が減圧されることによりシリコン基板12がOリング23を介して支持台21に吸着している。チャンパー24にはガス導入管25およびガス排出管26が設けられており、ガス導入管25からフッ化水素酸等のエッチングガスを導入しチャンパー内をその雰囲気にするにシリコン基板12の表面12F上のブロッキング膜13をエッチング除去して表面12Fを露出する。この際に裏面12B上のブロッキング膜13は減圧状態の空間27に面しておりエッチングガスに晒されないからそのまま残存する。

【0021】図3は本発明の第2の実施の形態の半導体基板の製造方法を示す一部斜視図を含む断面図である。

【0022】図3の(A)から(F)の工程は、図1の(A)から(F)の工程とそれぞれ同様であるから重複する説明は省略する。

【0023】この第2の実施の形態では図3(G)の工程において、シリコン基板12の表面12Fおよび裏面12Bのうち裏面12B上のみにブロッキング膜13を形成する。

【0024】次に図3(H)の工程において、裏面12Bがブロッキング膜13で覆われたシリコン基板12の表面12F上にエピタキシャル層14を成長して、両面が鏡面研磨されたエピタキシャルシリコン基板(ウエハ)15が得られる。

【0025】図4は、図3のブロッキング膜13をシリコン基板12の裏面12Bのみに形成する成膜装置の実施の形態を示す図である。

【0026】この装置は、反応室31と、処理するシリコン基板12よりわずかに小さい直径の開口32を有し反応室31を上部室35と下部室36に分離するウエハ支持用サセプタ33と、上部室35に不活性ガスを導入する第1のガス導入管37と、下部室36にシリコン酸化膜やシリコン窒化膜を成長するための成長ガスを導入する第2のガス導入管38と、上部室35から不活性ガスを導出する第1のガス導出管39と、下部室36から成長ガスを導出する第2のガス導出管40と、加熱手段としてのヒーター41とを備えている。

【0027】シリコン基板12の裏面12Bの周辺部を開口32の周辺のウエハ支持用サセプタ33の部分で支持して開口32が閉鎖されるようにシリコン基板12を載置することにより、開口32から下部室31の側に露出したシリコン基板12の裏面12Bの主面部分に成長ガスによるブロッキング膜を形成する。

【0028】この図4の成長装置はウエハの裏面の周辺部のみでシリコン基板12を支え、このシリコン基板12の裏面側のみに成膜することを特徴としている為に、シリコン基板12の表面側に支持治具等の接触部分がなく、従ってシリコン基板12の表面側に傷やゴミ等の付着を防ぐ事が可能となる。すなわち図4は、両面が鏡面研磨されたエピタキシャル基板を効率良く製造するための製造装置である。

【0029】ここで、ウエハ支持用サセプタ33はシリコン基板12への金属不純物等の付着を防ぐ意味で、石英製若しくは、シリコンカーバイト製であることが望ましい。また、加熱用ヒーター41は、ランプ加熱方式や、抵抗加熱方式を用いる事が望ましく、製造装置の上部に設置し、シリコン基板12の表面側から加熱する方法と、製造装置下部に設置し、シリコン基板12の裏面側から加熱する方法と、製造装置の上部及び下部の両方に設置し、シリコン基板12の両面から加熱する方法の何れかの方法で加熱することが望ましい。この何れかの方法により、加熱された状態で、ガス導入管38よりブロッキング膜形成用の成長ガスを流し、ブロッキング膜を形成する。この際に、ガス導入管37からは、窒素やアルゴン等の不活性ガスを流し、製造装置上部の圧力が製造装置下部側の圧力よりも高くさせる。これにより、ブロッキング膜成長時に成長ガスがサセプタ33とシリコン基板12の隙間から製造装置の上部室35に入り、シリコン基板12の表面12Fにブロッキング膜が形成

されることを防ぐ事が出来る。

【0030】

【発明の効果】以上説明したように本発明は、両面が鏡面研磨されたシリコン基板の両面にブロッキング膜を形成して表面側のみのブロッキング膜をエッチング除去する方法、もしくは両面が鏡面研磨されたシリコン基板の裏面側のみにブロッキング膜を形成する方法であるから、表面のブロッキング膜を研磨により除去する必要がない。したがって、シリコン基板上にシリコンエピタキシャル層を形成したエピタキシャル基板（ウエハ）を短縮化、簡素化された製造工程により容易製造することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の半導体基板の製造方法を工程順に示した図である。

【図2】本発明の第1の実施の形態の半導体基板の製造方法に用いる製造装置を例示した図である。

【図3】本発明の第2の実施の形態の半導体基板の製造方法を工程順に示した図である。

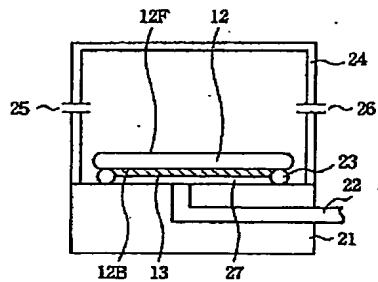
【図4】本発明の第2の実施の形態の半導体基板の製造方法に用いる製造装置を例示した図である。

【図5】従来技術の半導体基板の製造方法を工程順に示した図である。

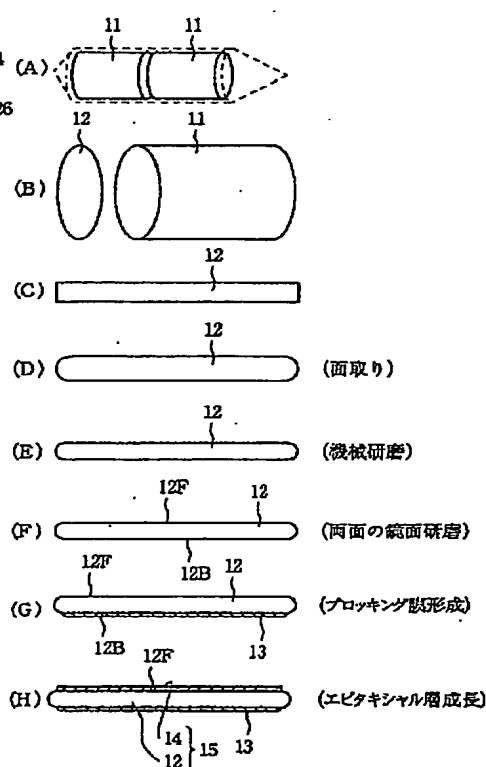
【符号の説明】

- | | |
|-------|-----------------------|
| 1 1 | シリコン単結晶インゴット |
| 1 2 | シリコン基板 |
| 1 2 F | シリコン基板の表面 |
| 1 2 B | シリコン基板の裏面 |
| 1 3 | ブロッキング膜 |
| 1 4 | エピタキシャルシリコン層 |
| 1 5 | エピタキシャルシリコン基板（半導体ウエハ） |
| 2 1 | 支持台 |
| 2 2 | パイプ |
| 2 3 | Oリング |
| 2 4 | チャンバー |
| 2 5 | ガス導入管 |
| 2 6 | ガス排出管 |
| 2 7 | 空間 |
| 3 1 | 反応室 |
| 3 2 | 開口 |
| 3 3 | ウエハ支持用サセプタ |
| 3 5 | 上部室 |
| 3 6 | 下部室 |
| 3 7 | 第1のガス導入管 |
| 3 8 | 第2のガス導入管 |
| 3 9 | 第1のガス導出管 |
| 4 0 | 第2のガス導出管 |
| 4 1 | ヒーター |

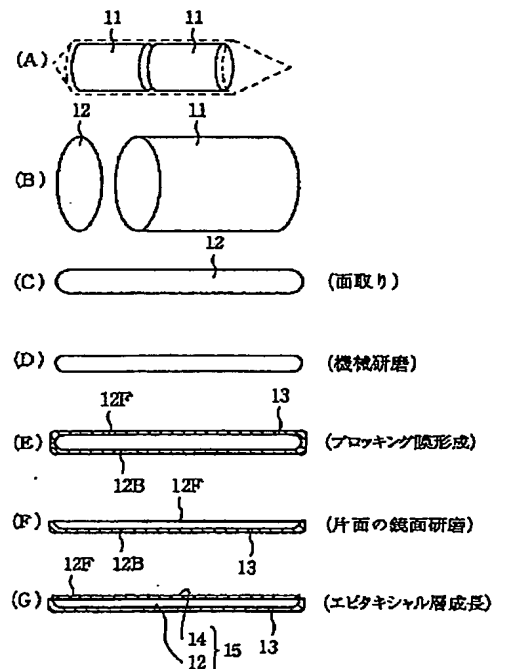
【図2】



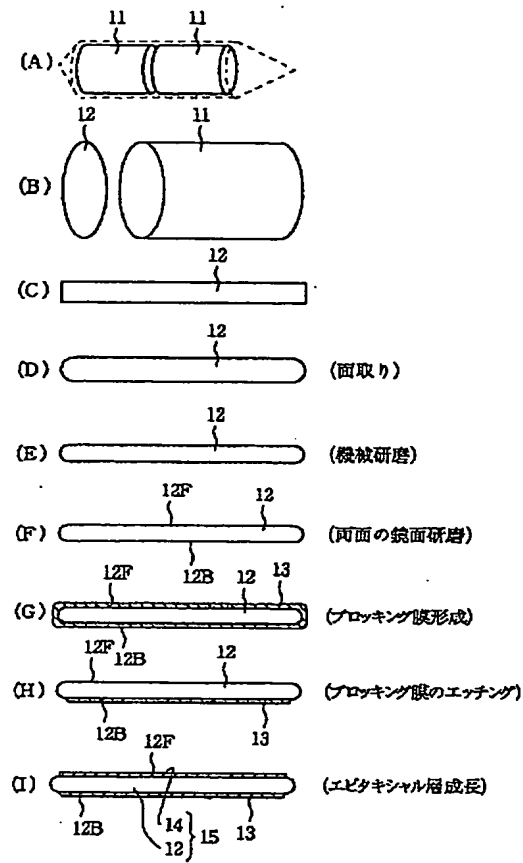
【図3】



【図5】



【図1】



【図4】

